

22.11.2004

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年11月25日

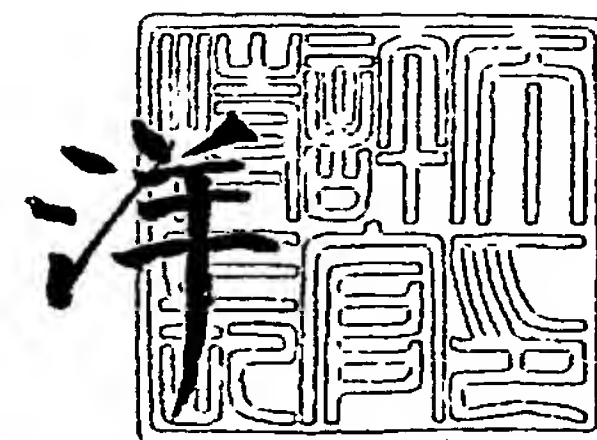
出願番号
Application Number: 特願2003-394183
[ST. 10/C]: [JP 2003-394183]

出願人
Applicant(s): 住友電気工業株式会社

2005年 1月 6日

特許庁長官
Commissioner,
Japan Patent Office

小川



BEST AVAILABLE COPY

出証番号 出証特2004-3119828

【書類名】 特許願
【整理番号】 103I0339
【提出日】 平成15年11月25日
【あて先】 特許庁長官殿
【国際特許分類】 C30B 29/04
【発明者】
 【住所又は居所】 兵庫県伊丹市昆陽北一丁目 1 番 1 号 住友電気工業株式会社伊丹製作所内
 【氏名】 西林 良樹
【発明者】
 【住所又は居所】 兵庫県伊丹市昆陽北一丁目 1 番 1 号 住友電気工業株式会社伊丹製作所内
 【氏名】 難波 暁彦
【発明者】
 【住所又は居所】 兵庫県伊丹市昆陽北一丁目 1 番 1 号 住友電気工業株式会社伊丹製作所内
 【氏名】 今井 貴浩
【特許出願人】
 【識別番号】 000002130
 【氏名又は名称】 住友電気工業株式会社
【代理人】
 【識別番号】 100088155
 【弁理士】
 【氏名又は名称】 長谷川 芳樹
【選任した代理人】
 【識別番号】 100089978
 【弁理士】
 【氏名又は名称】 塩田 辰也
【選任した代理人】
 【識別番号】 100092657
 【弁理士】
 【氏名又は名称】 寺崎 史朗
【選任した代理人】
 【識別番号】 100110582
 【弁理士】
 【氏名又は名称】 柴田 昌聰
【選任した代理人】
 【識別番号】 100108213
 【弁理士】
 【氏名又は名称】 阿部 豊隆
【手数料の表示】
 【予納台帳番号】 014708
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 0308433

【書類名】 特許請求の範囲

【請求項 1】

n 型の導電型をもつダイヤモンド半導体を備え、

前記ダイヤモンド半導体は、特定温度領域において伝導体の電子濃度の温度依存性が負の相関を示すことを特徴とするダイヤモンド n 型半導体。

【請求項 2】

前記特定温度領域は、0℃から 300℃までの温度領域内に 100℃以上の温度範囲に渡って存在することを特徴とする請求項 1 に記載のダイヤモンド n 型半導体。

【請求項 3】

前記ダイヤモンド半導体は、前記特定温度領域内の少なくとも何れかの温度において 500 $\Omega \cdot \text{cm}$ 以下の抵抗率を有することを特徴とする請求項 1 又は 2 に記載のダイヤモンド n 型半導体。

【請求項 4】

前記ダイヤモンド半導体は、前記特定温度領域において前記電子濃度が常に 10^{16} cm^{-3} 以上であることを特徴とする請求項 1 ～ 3 の何れか一項に記載のダイヤモンド n 型半導体。

【請求項 5】

前記ダイヤモンド半導体は、ドナー元素を $2 \times 10^{19} \text{ cm}^{-3}$ 以上含有していることを特徴とする請求項 1 ～ 4 の何れか一項に記載のダイヤモンド n 型半導体。

【請求項 6】

前記ダイヤモンド半導体は、ドナー元素と共に、当該ドナー元素以外の不純物元素を含有することを特徴とする請求項 1 ～ 5 の何れか一項に記載のダイヤモンド n 型半導体。

【請求項 7】

前記ダイヤモンド半導体は、単結晶ダイヤモンドであることを特徴とする請求項 1 ～ 6 の何れか一項に記載のダイヤモンド n 型半導体。

【請求項 8】

前記ダイヤモンド半導体に隣接して設けられた、n 型判定される第 2 のダイヤモンド半導体を更に備え、

前記第 2 のダイヤモンド半導体は、伝導体の電子濃度の温度依存性が負の相関を示さないことを特徴とする請求項 1 ～ 7 の何れか一項に記載のダイヤモンド n 型半導体。

【請求項 9】

請求項 1 ～ 8 の何れか一項に記載のダイヤモンド n 型半導体が少なくとも一部に用いられていることを特徴とする半導体素子。

【請求項 10】

請求項 1 ～ 8 の何れか一項に記載のダイヤモンド n 型半導体が少なくとも電子放出部に用いられていることを特徴とする電子放出素子。

【請求項 11】

請求項 1 ～ 8 の何れか一項に記載のダイヤモンド n 型半導体を製造する方法であって、

ダイヤモンド基板にドナー元素以外の不純物元素を人為的に導入しながら、当該ダイヤモンド基板上に前記ダイヤモンド半導体をエピタキシャル成長させる工程を備えることを特徴とするダイヤモンド n 型半導体の製造方法。

【書類名】明細書

【発明の名称】ダイヤモンド n 型半導体及びその製造方法、並びに半導体素子及び電子放出素子

【技術分野】

【0001】

本発明は、ダイヤモンド n 型半導体及びその製造方法、並びにそのダイヤモンド n 型半導体を用いた半導体素子及び電子放出素子に関する。

【背景技術】

【0002】

SCR、GTO、SIT、IGBT及びMISFET等の半導体材料を用いたパワーデバイスは、n 型や p 型の半導体を利用して作製されている。かかるパワーデバイスにおいては、それぞれのキャリアの濃度を制御する以外に、非常に高濃度のキャリア濃度を形成し、抵抗を下げるのが重要である。それは、電流を供給する電極金属との接触抵抗が小さいことが好ましいからである。そのために、従来から、高濃度のドーピングによって、 n^+ 層や p^+ 層を形成し、その層を介して金属層との接触抵抗が低いオーミック特性を実現してきた。 n^+ 層や p^+ 層はエピタキシャル成長によって形成しても良いし、金属などを形成しアニールによって元素を拡散することによって形成しても良い。また、イオン注入などによって形成することもできる。しかしながら、低抵抗 n 型層や p 型層を実現できないワイドギャップ材料も多く存在する。その場合、低接触抵抗を実現できないという問題点がある。

【0003】

低抵抗の n 型層は半導体の特性を左右するというだけでなく、ディスプレイや電子銃、蛍光管及び真空管等に用いられる電子放出素子においても大きく影響する。特にワイドギャップ材料では、電子親和力が小さくなる傾向があり、n 型層を形成すれば仕事関数の小さい材料とすることができ、電子放出材料として有望である。しかしながら、キャリア濃度が小さいと、バイアスをかけても、十分に電子を蓄積できず、バイアスの印加効果を有効に利用できないため、電子放出を容易にすることはできないという問題点がある。

【0004】

以上のように半導体応用にしても、電子放出応用にしても、キャリア濃度（特に電子濃度）の大きな半導体は重要である。

【0005】

ダイヤモンドについては、p 型半導体は非常に高濃度ドーピングが容易であるが、n 型半導体は高濃度ドーピングが困難であった。低濃度の n 型半導体であれば P（リン）ドーブや S（硫黄）ドーブによって実現可能であるが、そのドーピング濃度を高くするのは非常に困難であった。すなわち、高濃度にドーピングしようとする、ダイヤモンドの結晶性が大きく崩れてしまい、却って抵抗が高くなってしまっていた。また、結晶性をなんとか保ったとしても、欠陥が生じて、移動度が小さくなり、抵抗が高くなるということが生じていた。

【0006】

このような場合には、そのダイヤモンド半導体が n 型であるかさえも定かではない程であった。しかし、ダイヤモンドは結晶性が崩れた場合、あるいは欠陥が生じた場合、炭素にパイ結合が生じることがあり、低抵抗になっても金属的な伝導となるために、n 型であるかどうかを判定し、n 型であることを確認することが重要である。結晶の伝導が金属的な伝導であるなら、仕事関数が大きいことを意味するので、あまり重要ではないが、n 型であるなら、伝導帯に充分近いところでキャリアが伝導することを意味しており、ダイヤモンドが半導体素子としても、電子放出素子としても重要となるからである。

【0007】

なお、従来のダイヤモンド半導体としては、特許文献 1～3 及び非特許文献 1～3 に記載されているものがある。特許文献 1, 2 には、それぞれ P ドープ膜及び S ドープ膜をダイヤモンド基板に気相合成したダイヤモンド半導体が記載されている。特許文献 3 及び非

特許文献 1 には、それぞれ n 型ドーパントの N（窒素）及び p 型ドーパントの B（ボロン）を大量にドーピングされたダイヤモンド半導体が記載されている。また、非特許文献 2, 3 には、P ドープ膜をダイヤモンド（1 1 1）基板に、及び S ドープ膜をダイヤモンド（1 0 0）基板に気相合成することがそれぞれ記載されている。

【特許文献 1】特許 1 7 0 4 8 6 0 号公報

【特許文献 2】特許 2 0 8 1 4 9 4 号公報

【特許文献 3】特許 3 3 7 4 8 6 6 号公報

【非特許文献 1】Shiomi et al. JJAP, Vol.30 (1991) p.1363

【非特許文献 2】寺地他、New Diamond Vol.17 No.1 (2001) p.6

【非特許文献 3】蒲生他、New Diamond Vol.15 No.4 (1999) p.20

【発明の開示】

【発明が解決しようとする課題】

【0 0 0 8】

従来のダイヤモンド n 型半導体では、室温でのキャリア濃度が低いばかりでなく、室温から高温までの温度領域におけるキャリア濃度の変化量が非常に大きく、それゆえ抵抗値の変化量も非常に大きいという問題がある。例えば、P がドーピングされたダイヤモンドでは、通常、キャリア濃度が室温で $10^{13} \text{ cm}^{-3} \sim 10^{14} \text{ cm}^{-3}$ 程度である一方、500℃の高温では $10^{17} \text{ cm}^{-3} \sim 10^{18} \text{ cm}^{-3}$ 程度である。このように温度によるキャリア濃度の変化が大きいという特性は、ダイヤモンド n 型半導体を半導体素子や電子放出素子への応用した場合に、それらの素子が広い温度範囲で好適に動作することを妨げることになる。言い換えれば、そのような特性を有するダイヤモンド n 型半導体は、種々の素子への応用可能性が著しく制限されてしまう。

【0 0 0 9】

そこで、本発明は、かかる事情に鑑みてなされたものであり、広い温度範囲においてキャリア濃度の変化量が十分に低減されたダイヤモンド n 型半導体及びその製造方法、並びにそのダイヤモンド n 型半導体を用いた半導体素子及び電子放出素子を提供することを目的とする。

【課題を解決するための手段】

【0 0 1 0】

上記課題を解決するために、本発明によるダイヤモンド n 型半導体は、n 型の導電型をもつダイヤモンド半導体を備え、ダイヤモンド半導体は、特定温度領域において伝導体の電子濃度の温度依存性が負の相関を示すことを特徴とする。

【0 0 1 1】

このダイヤモンド n 型半導体においては、伝導体の電子濃度すなわちキャリア濃度の温度依存性が負の相関を示す温度領域（特定温度領域）が存在する。このため、キャリア濃度が温度に対して常に正の相関を示す従来のダイヤモンド n 型半導体に比して、広い温度範囲におけるキャリア濃度の変化量が小さい。したがって、本発明によるダイヤモンド n 型半導体は、種々の半導体素子及び電子放出素子への広範な応用が可能である。ここで、キャリア濃度の温度依存性が負の相関を示すとは、温度が高くなるにつれて、キャリア濃度が低くなるということである。また、キャリア濃度の変化量とは、考えている温度範囲におけるキャリア濃度の最大値と最小値との差のことである。

【0 0 1 2】

さらに、上記ダイヤモンド半導体を用いて、このダイヤモンド半導体よりもドナー元素濃度が低い n 型層と積層構造を形成した場合、ダイヤモンド半導体から n 型層へのキャリアの高い染み出し効果が得られる。

【0 0 1 3】

特定温度領域は、0℃から 300℃までの温度領域内に 100℃以上の温度範囲に渡って存在することが好適である。このように 100℃以上という温度範囲に渡ってキャリア濃度の温度依存性が負の相関を示すことにより、広い温度範囲におけるキャリア濃度の変化量が十分に小さくなる。しかも、かかる負の相関が 0℃から 300℃という温度範囲で

現れるのは、ダイヤモンドn型半導体の応用上、非常に有用なことである。なぜなら、一般的に、この温度範囲は半導体素子や電子放出素子の使用温度に含まれるからである。

【0014】

ダイヤモンド半導体は、特定温度領域内の少なくとも何れかの温度において $500\ \Omega\text{cm}$ 以下の抵抗率を有することが好適である。キャリア濃度の温度依存性が負の相関を示す温度領域において $500\ \Omega\text{cm}$ という十分に低い抵抗率を示すことにより、半導体素子や電子放出素子に応用した場合、素子に電流を供給する電極金属との接触抵抗が小さくなる。

【0015】

ダイヤモンド半導体は、特定温度領域において電子濃度が常に 10^{16}cm^{-3} 以上であることが好適である。キャリア濃度の温度依存性が負の相関を示す温度領域において常に 10^{16}cm^{-3} 以上、すなわちこの温度領域におけるキャリア濃度の最小値が 10^{16}cm^{-3} 以上であることにより、電子放出素子に応用した場合、バイアス印加効果が顕著となり、それゆえ良好な電子放出特性を得ることができる。

【0016】

ダイヤモンド半導体は、ドナー元素を $2 \times 10^{19}\text{cm}^{-3}$ 以上含有していることが好適である。ドナー元素を $2 \times 10^{19}\text{cm}^{-3}$ 以上と高濃度にドーピングすることにより、十分に高いキャリア濃度をもつダイヤモンドn型半導体を好適に製造することができる。ドナー元素としては、例えばPやSを用いることができる。

【0017】

ダイヤモンド半導体は、ドナー元素と共に、ドナー元素以外の不純物元素を含有することが好適である。このようにドナー元素以外の不純物元素を導入しながらドナー元素をドーピングすることにより、ダイヤモンドの結晶性の劣化を抑えつつ、ドナー元素を非常に高濃度にドーピングできるという効果が奏される。また、このような不純物としては、Siを用いることが好適である。Siを用いた場合、上記効果が一層顕著に奏される。

【0018】

ダイヤモンド半導体は、単結晶ダイヤモンドであることが好適である。この場合、多結晶ダイヤモンドである場合に比して、n型半導体として特に優れた特性をもつダイヤモンドn型半導体を得られる。

【0019】

ダイヤモンド半導体に隣接して設けられた、n型判定される第2のダイヤモンド半導体を更に備え、第2のダイヤモンド半導体は、伝導体の電子濃度の温度依存性が負の相関を示さないことが好適である。この場合、ダイヤモンド半導体から隣接する第2のダイヤモンド半導体にキャリアが染み出し（拡散し）、これらを備えるダイヤモンドn型半導体全体としてのキャリア濃度が増加する。本発明では、ダイヤモンド半導体のキャリア濃度の温度依存性が上述の通り負の相関を有するため、キャリアの染み出し効果が特に高くなっている。なお、ここで「ダイヤモンド半導体」と「第2のダイヤモンド半導体」とは区別して用いられている。また、第2のダイヤモンド半導体としては、例えば従来技術に係るダイヤモンド半導体が該当する。

【0020】

また、本発明による半導体素子は、本発明によるダイヤモンドn型半導体が少なくとも一部に用いられていることを特徴とする。これにより、広い温度範囲で良好に動作することが可能な半導体素子を得られる。例えば、ダイヤモンドn型半導体は、半導体素子における電極金属との接触部分に用いられる。この場合、良好なオーミック接触が実現される。

【0021】

また、本発明による電子放出素子は、本発明によるダイヤモンドn型半導体が少なくとも電子放出部に用いられていることを特徴とする。これにより、広い温度範囲で良好に動作する電子放出素子を得られる。また、高い電子放出特性を有する電子放出素子を実現することが可能である。

【0022】

また、本発明によるダイヤモンドn型半導体の製造方法は、ダイヤモンド基板にドナー元素以外の不純物元素を人為的に導入しながら、当該ダイヤモンド基板上にダイヤモンド半導体をエピタキシャル成長させる工程を備えることを特徴とする。これにより、ダイヤモンドの結晶性が大きく劣化するのを防ぎつつ、ドナー元素が多量にドーピングされたダイヤモンドn型半導体を得ることができる。ここで、不純物元素を人為的に導入するとは、ドナー元素以外の不純物が自然に或いは偶然に混入するような場合を除く趣旨である。不純物元素を人為的に導入する例としては、その元素を含むガス（例えばSiを不純物元素とする場合であればSiH₄等）を供給しながらマイクロ波プラズマCVD法を行う場合などである。また、この製造方法においては、結晶に歪みや欠陥を人為的に導入しながら、ダイヤモンド半導体を形成することによっても、ダイヤモンドの結晶性が大きく劣化するのを防ぎつつ、ドナー元素が多量にドーピングされたダイヤモンドn型半導体を得ることができる。

【0023】

このように人為的にドナー元素以外の不純物元素を導入するという手法、及び人為的に結晶歪みや結晶欠陥を与えるという手法は、純度を上げることによりダイヤモンドの結晶性を良くするという従来技術が目指していた方向性と相反するものであり、本発明者が鋭意研究の結果として得た知見である。従来技術では、PやSをドナー元素として高濃度にドーピングすると、これらの元素はダイヤモンドの構成原子である炭素に比べて大きいために、結晶格子が歪み、結晶性が悪くなる。ダイヤモンドの結晶性が崩れたり、結晶に欠陥が導入されたりすると、電気抵抗が高くなったりしてしまう。導入される欠陥がグラファイト的にパイ結合を含むような場合には、電気抵抗が低くなることもあるが、導電性が金属的なので、測定・評価ではn型判定されない。

【0024】

n型判定されるとともに電気が流れる状態を作るためには、PやSを多量にドーピングしても、ダイヤモンドの結晶性を崩すことなく、ドナー準位近くに導電性の準位を形成すればよい。この場合、結晶に点欠陥等が導入され、ギャップ内準位で、ホッピングやその他の欠陥バンドのような機構で電気伝導が可能となる。そして、本発明者は、上述のように、ドナー元素以外の不純物を導入しながら或いは結晶歪みや結晶欠陥を与えながら、ドナー元素のドーピングを行えば、このような伝導機構を実現できるという知見を得たのである。

【発明の効果】

【0025】

本発明によれば、広い温度範囲においてキャリア濃度の変化量が十分に低減されたダイヤモンドn型半導体及びその製造方法、並びにそのダイヤモンドn型半導体を用いた半導体素子及び電子放出素子が実現される。

【発明を実施するための最良の形態】

【0026】

以下、添付図面を参照して、本発明に係るダイヤモンドn型半導体及びその製造方法、並びに半導体半導体素子及び電子放出素子の好適な実施形態について詳細に説明する。なお、図面の説明においては、同一要素には同一符号を付し、重複する説明を省略する。また、図面の寸法比率は、説明のものと必ずしも一致していない。

【0027】

図1(a)は、本発明によるダイヤモンドn型半導体の一実施形態を示す断面図である。ダイヤモンドn型半導体1は、ダイヤモンド基板10及びダイヤモンド半導体層12を備えている。ダイヤモンド基板10としては、単結晶ダイヤモンドが用いられる。ダイヤモンド基板10としてはヘテロエピタキシャル基板或いは多結晶の高配向膜を用いてもよいが、単結晶ダイヤモンドを用いる方が好適である。ダイヤモンド基板10の主面S1上には、ダイヤモンド半導体層12が形成されている。ダイヤモンド半導体層12の形成は、制御性が良いため、マイクロ波のプラズマCVD法で行うことが好適である。ただし、

その他の手法を用いてもよい。このとき、ドナー元素としては、例えばP（リン）又はS（ボロン）等が用いられる。また、主面S1の面方位は、Pをドナー元素とする場合には（111）、Sの場合には（100）であることが好ましい。なお、（100）基板上に適宜の加工技術によって微細に（111）面を形成することによって、面方位が（111）の主面S1を得てもよい。

【0028】

また、ダイヤモンド半導体層12は、適宜の半導体評価装置或いは測定装置によってn型判定されるとともに、そのn型判定される温度領域の一部においてキャリア濃度（電子濃度）の温度依存性が負の相関を示す。このような負相関が現れる温度領域を特定温度領域と呼ぶことにすると、この特定温度領域は、0℃から300℃までの温度領域内に存在し、且つ100℃以上の温度範囲に渡って存在することが好適である。この場合の例としては、少なくとも室温から200℃までの温度領域で負相関が現れる場合である。一方、特定温度領域よりも高温では、従来技術に係るダイヤモンドn型半導体と同様に、上述の相関関係が正であることが好ましい。例えば、室温から300℃までは温度の増加につれてキャリア濃度が減少し、それよりも高温になると温度の増加につれてキャリア濃度が増加する場合である。

【0029】

ダイヤモンド半導体層12を形成する際には、ドナー元素を多量にドーピングすることが好適である。例えば、ダイヤモンド半導体層12にはP元素或いはS元素が $2 \times 10^{19} \text{ cm}^{-3}$ 以上含有されていることが好ましい。ダイヤモンドの結晶性の劣化を抑えつつドナー元素を多量にドーピングするためには、上述のマイクロ波プラズマCVD法におけるメタン濃度が非常に低いことが好ましい。すなわち、このメタン濃度は、好ましくは0.08%以下、より好ましくは0.03%以下である。一方、あまりにもメタン濃度が低過ぎて0.003%よりも低くなると、ダイヤモンドの成長速度が遅くなり過ぎて、成膜できず実用的でないため、メタン濃度は0.003%以上であることが好ましい。

【0030】

さらに、ダイヤモンドの結晶性の劣化を抑えつつドナー元素を多量にドーピングするためには、ダイヤモンド半導体層12を形成する際に、ドナー元素と共にドナー元素以外の不純物を導入することが好ましい。このような不純物としては、Siが好適である。ただし、Alを不純物としてもよい。これらの不純物は、ドナー元素よりも低い濃度で導入する。また、これらの不純物を導入する代わりに或いはこれらの不純物の導入と共に、ダイヤモンド結晶に歪みや点欠陥を人為的に与えながら、ドナー元素をドーピングすることも好適である。

【0031】

ダイヤモンド半導体層12のキャリア濃度は、上記特定温度領域において常に、好ましくは 10^{16} cm^{-3} 以上、より好ましくは $5 \times 10^{16} \text{ cm}^{-3}$ 以上である。また、ダイヤモンド半導体層12の抵抗率は、上記特定温度領域内の少なくとも何れかの温度において $500 \Omega \text{ cm}$ 以下であることが好適である。

【0032】

次に、ダイヤモンドn型半導体1の効果を説明する。

【0033】

ダイヤモンドn型半導体1においては、キャリア濃度の温度依存性が負の相関を示す温度領域が存在する。このため、キャリア濃度が温度に対して常に正の相関を示す従来のダイヤモンドn型半導体に比して、広い温度範囲におけるキャリア濃度の変化量が小さい。したがって、ダイヤモンドn型半導体1は、種々の半導体素子及び電子放出素子への広範な応用が可能である。

【0034】

さらに、このダイヤモンド半導体層12を用いて、ダイヤモンド半導体層12よりもドナー元素濃度が低いn型層と積層構造を形成した場合、ダイヤモンド半導体層12からn型層へのキャリアの高い染み出し効果が得られる。

【0035】

特定温度領域が0℃から300℃までの温度領域内に100℃以上の温度範囲に渡って存在する場合、広い温度範囲におけるキャリア濃度の変化量が十分に小さくなる。また、かかる負の相関が0℃から300℃という温度範囲で現れるのは、ダイヤモンドn型半導体1の応用上、非常に有用である。なぜなら、一般的に、この温度範囲は半導体素子や電子放出素子の使用温度に含まれるからである。

【0036】

特定温度領域内の少なくとも何れかの温度において500Ωcm以下の抵抗率を有する場合、ダイヤモンドn型半導体1を半導体素子や電子放出素子に応用した場合に、素子に電流を供給する電極金属との接触抵抗が小さくなる。

【0037】

特定温度領域においてキャリア濃度が常に 10^{16} cm^{-3} 以上である場合、ダイヤモンドn型半導体1を電子放出素子に応用した場合、バイアス印加効果が顕著となり、それゆえ良好な電子放出特性を得ることができる。

【0038】

ダイヤモンド半導体層12がP元素を $2 \times 10^{19} \text{ cm}^{-3}$ 以上含有している場合、十分に高いキャリア濃度をもつダイヤモンドn型半導体1を好適に製造することができる。

【0039】

ドナー元素と共にドナー元素以外の不純物元素を導入しながらダイヤモンド半導体層12を形成する場合、ダイヤモンドの結晶性が大きく劣化するのを防ぎつつ、ドナー元素が多量にドーピングされたダイヤモンドn型半導体を得ることができる。

【0040】

図1(b)は、本発明によるダイヤモンドn型半導体の他の実施形態を示す断面図である。ダイヤモンドn型半導体2は、ダイヤモンド基板10、ダイヤモンド半導体層12、及び第2のダイヤモンド半導体層14a、14bを備えている。ダイヤモンド基板10の主面S1上に、第2のダイヤモンド半導体層14a、ダイヤモンド半導体層12及び第2のダイヤモンド半導体層14bが順に形成されている。これらは、それぞれマイクロ波プラズマCVD法を用いてエピタキシャル成長させることにより形成することができる。ダイヤモンド基板10及びダイヤモンド半導体層12については、図1(a)で説明した通りである。一方、第2のダイヤモンド半導体層14a、14bは、n型判定される点はダイヤモンド半導体層12と同様であるが、キャリア濃度の温度依存性が負の相関をもつことはない。すなわち、第2のダイヤモンド半導体層14a、14bのキャリア濃度は常に、温度に対して正の相関を持つか、或いは温度に依らず一定値であるかの何れかである。ここで、第2のダイヤモンド半導体層14a、14bの名称は、ダイヤモンド半導体層12と区別するために便宜的に付したものである。

【0041】

ダイヤモンドn型半導体2においては、ダイヤモンド半導体層12から隣接する第2のダイヤモンド半導体層14a、14bにキャリアが染み出す。したがって、ダイヤモンドn型半導体2全体としてのキャリア濃度が増加する。ここで、ダイヤモンド半導体層12のキャリア濃度の温度依存性が上述の通り負の相関を有するため、キャリアの染み出し効果が特に高くなっている。

【0042】

なお、本実施形態においては、第2のダイヤモンド半導体層14a、14bのうち何れか一方のみが設けられていてもよい。すなわち、図1(b)では、ダイヤモンド半導体層12の両面が第2のダイヤモンド半導体層14a、14bによって覆われているが、ダイヤモンド半導体層12の一方の面のみが第2のダイヤモンド半導体層14a又は第2のダイヤモンド半導体層14bによって覆われる構成としてもよい。或いは、図1(b)では、ダイヤモンド半導体層12の面の略全体を覆うように第2のダイヤモンド半導体層14a、14bが設けられているが、ダイヤモンド半導体層12の面の一部のみを覆うように第2のダイヤモンド半導体層14a及び／又は第2のダイヤモンド半導体層14bを設け

る構成としてもよい。これらの場合でも、ダイヤモンド半導体層 12 の少なくとも一部に第 2 のダイヤモンド半導体層 14 a, 14 b が隣接して設けられるので、上述のようなキャリアの染み出しにより、ダイヤモンド n 型半導体 2 全体としてキャリア濃度が増加するという効果が得られる。また、図 1 (b) では、ダイヤモンド半導体 12 が一層のみ設けられているが、これが複数層設けられて、複数の第 2 のダイヤモンド半導体層と交互に積層されていてもよいことは言うまでもない。

【0043】

図 2 (a) ~ 図 2 (c) を用いて、ダイヤモンド n 型半導体 2 においてキャリアの染み出し効果が特に高い点についてより詳しく説明する。図 2 (c) が上記実施形態におけるダイヤモンド n 型半導体に関し、図 2 (a) 及び図 2 (b) はその比較例として示すものである。図 2 (a) は、ボロンドープ層 (B-dope 層) とアンドープ層 (undope 層) とを積層したときのエネルギーバンド図である。一般に、このようなドープ層とアンドープ層とを積層した構造では、図中に矢印で示すように、拡散による、ドープ層からアンドープ層へのキャリアの染み出しが起こる。しかし、ポテンシャル障壁が生じているために、アンドープ層からドープ層へとキャリアを引き戻そうとする力が働く。このため、拡散によるエントロピー的な力と固定電荷によるポテンシャル力とが拮抗し合い、染み出し力が低減されてしまうことになる。

【0044】

また、図 2 (b) は、高濃度ボロンドープ層と低濃度ボロンドープ層とを積層したときのエネルギーバンド図である。この場合、図 2 (a) の場合に比べると、ポテンシャル障壁は低いため、キャリアを引き戻そうとする力も小さくなる。しかし、キャリアの染み出しに拮抗する力が働くことに変わりはなく、やはり染み出し力が低減されてしまう。また、ボロンの場合、多量にドープすると、キャリア濃度は、温度に依存しなくなり、すなわち温度変化に依らず一定値をとるようになる。しかも、有効なバンドギャップが小さくなるため、真性半導体へのキャリア注入が困難となってしまうという問題がある。

【0045】

これらに対して、図 2 (c) は、高濃度リンドープ層 (例えば図 1 (b) のダイヤモンド半導体層 12) と低濃度リンドープ層 (例えば図 1 (b) の第 2 のダイヤモンド半導体層 14 a, 14 b) とを積層したときのエネルギーバンド図である。この場合、高濃度リンドープ層のバンドギャップが小さくなっていないため、低濃度リンドープ層との間にはポテンシャル障壁がほとんど生じない。むしろ、フェルミ準位 (E_F) が下がる分だけ、低濃度リンドープ層へのキャリアの染み出し効果が増長される。これが、キャリア濃度の温度依存性が負相関をもつことの利点の一つである。なお、積層構造が薄い程、上述の効果が発現し易い。

【0046】

図 1 (a) 及び図 1 (b) に示した上述のダイヤモンド n 型半導体 1, 2 は、SCR、GTO、SIT、IGBT 及び MISFET 等の半導体素子に好適に用いることができる。例えば、これらの素子の n 型層の一部又は全部にダイヤモンド n 型半導体 1, 2 を用いれば、これらの素子は、広い温度範囲で良好に動作することが可能である。特に、電極金属との接触部分にダイヤモンド n 型半導体 1, 2 を用いた場合、良好なオーミック接触が得られる。

【0047】

また、ダイヤモンド n 型半導体 1, 2 は、ディスプレイ、電子銃、蛍光管及び真空管等に用いられる電子放出素子にも好適に用いることができる。ダイヤモンド n 型半導体 1, 2 を電子放出部に用いた電子放出素子は、広い温度範囲で良好に動作できるとともに、高い電子放出特性を有する。

【実施例 1】

【0048】

本発明のダイヤモンド n 型半導体及びその製造方法、並びに半導体素子及び電子放出素子について、実施例に基づいてさらに具体的に説明する。

【0049】

2mm角の単結晶ダイヤモンドIIa(111)基板の上に、マイクロ波プラズマCVD法で、下記のような条件でリンドーブダイヤモンドをエピタキシャル成長させた。その条件とは、メタン濃度(CH_4/H_2) = 1.0%~0.003%、フォスフィン濃度(PH_3/H_2) = 1,000ppm~200,000ppm、パワー400W、基板温度850℃~1,000℃、圧力100Torr(1.33×10^4 Pa)である。さらに CO_2 ガスを CO_2/CH_4 = 0.1%~10%添加した。これは CO_2 を CH_4 と同程度添加すると膜が形成されないが、全く入っていないことに比べると、Pの取り込みが良くなるからである。これにより、膜厚1~2 μm のエピタキシャル膜が形成された。さらに、基板の上に形成されたエピタキシャル膜の四隅にAl電極を形成して、オーミック電極とした。以上より、ダイヤモンドn型半導体を作製した。

【0050】

なお、本実施例では種々の合成条件で複数のダイヤモンドn型半導体を作製したが、それらの全てが本発明によるダイヤモンドn型半導体に含まれるというわけではなく、後述するようにキャリア濃度の温度依存性が負相関をもつものだけが含まれる。したがって、負相関をもたないものは、本発明に含まれるダイヤモンドn型半導体に対する比較例である。

【0051】

AC磁場を利用したホール効果測定によって、n型判定、抵抗率、キャリア濃度、移動度などを評価した。典型的な試料(CH_4/H_2 = 0.05%、 PH_3/H_2 = 200,000ppm)に対して、キャリア濃度及び抵抗率の温度依存性をホール効果測定により測定した結果をそれぞれ図3及び図4に示す。約100℃~300℃の温度範囲でキャリア濃度の温度依存性が負の相関を示した。

【0052】

ここで、表1は、本実施例において作製した各ダイヤモンドn型半導体についてホール効果測定をした結果をリンドーブ層の合成条件と共に示している。表1における「キャリア濃度の温度との相関」欄について説明する。例えば一番上の試料(CH_4/H_2 = 0.05%、 PH_3/H_2 = 200,000ppm)については、700℃~350℃の温度範囲でキャリア濃度の温度依存性が正の相関を示し、350℃~140℃では負の相関を示したという意味である。この表からわかるように、特定のメタン濃度の条件(CH_4/H_2 = 0.05%~0.005%)で、且つフォスフィン濃度の高い(PH_3/H_2 = 200,000ppm)試料においてキャリア濃度の温度に対する負の相関関係が得られた。また、メタン濃度の条件が CH_4/H_2 = 0.1%~0.005%で、且つフォスフィン濃度が22,000ppmの試料においてもキャリア濃度の温度に対する負の相関関係が得られた。

【0053】

負の相関を持つ試料において、最小のキャリア濃度はいずれも $1 \times 10^{16} \text{ cm}^{-3}$ 以上であることがわかった。これは、ある温度以下の温度領域では低温になるにつれてキャリア濃度が増える傾向があるため、キャリア濃度が一定量(すなわち、正相関と負相関との境界温度におけるキャリア濃度)以下には減少しないことと関係している。また、(CH_4/H_2 = 0.1%、 PH_3/H_2 = 22,000ppm)の試料は本実施例で負の相関が得られた試料の中で抵抗率が一番大きく、抵抗率は $300 \Omega \text{ cm}$ であった。

【0054】

P原子濃度をSIMSにより調べると、200,000ppmの場合 $3 \times 10^{20} \text{ 個/cm}^3$ 、22,000ppmの場合 $6 \times 10^{19} \text{ 個/cm}^3$ 、11,000ppmの場合 $3 \times 10^{19} \text{ 個/cm}^3$ 、1000ppmの場合 $6 \times 10^{18} \text{ 個/cm}^3$ であった。

【0055】

上述のダイヤモンドn型半導体を用いて半導体素子を作製した。具体的には、n型であって上述の負相関のある層とp型ダイヤモンド層との接合によるpnダイオード、及び負相関のない正相関のみの層とp型ダイヤモンド層との接合によるpnダイオードを作製し

た。そして、両者の特性を比較したところ、それらの温度依存性において顕著な違いがあった。すなわち、0℃から500℃までの温度範囲において、後者のダイオードの整流比および順方向抵抗が3桁以上変化したのに対し、前者のそれは1～2桁しか変化しなかった。広い温度範囲で変化量が小さい特性を実現する上で、素子の温度制御は、キャリア濃度の温度依存性が負相関をもつダイヤモンドn型半導体を用いて半導体素子を作製した場合の方が、正相関のみのダイヤモンドn型半導体を用いた場合に比してはるかに容易であった。

【0056】

また、キャリア濃度の温度依存性が負相関をもつダイヤモンドn型半導体と正相関のみのダイヤモンドn型半導体とをそれぞれ電子エミッタ（電子放出部）に用いた電子放出素子を作製した。ここで、電子エミッタには尖鋭化処理を行った。そして、これらの電子放出素子の特性を比較した。閾値電圧を比較したところ、負相関を持つダイヤモンドn型半導体を用いた電子放出素子の方が閾値電圧が低かった。

【表1】

合成条件とホール効果測定の結果

メタン濃度 (CH ₄ /H ₂) [%]	フォスフィン 濃度 (PH ₃ /H ₂) [ppm]	n型判定	キャリア濃度の 温度との相関	最小 キャリア 濃度 [cm ⁻³]	室温での 抵抗率 [Ωcm]
0.05	200000	n型	正(700℃～350℃) 負(350℃～140℃)	～5×10 ¹⁶	100
0.03	200000	n型	正(700℃～300℃) 負(350℃～90℃)	～8×10 ¹⁶	80
0.005	200000	n型	正(700℃～300℃) 負(350℃～50℃)	～2×10 ¹⁷	50
1.0	22000	判定不能	観測不能		
0.5	22000	n型	正(700℃～300℃) のみ	～4×10 ¹⁵	800
0.1	22000	n型	正(700℃～300℃) 負(300℃～180℃)	～1×10 ¹⁶	300
0.05	22000	n型	正(700℃～300℃) 負(300℃～100℃)	～3×10 ¹⁶	250
0.03	22000	n型	正(700℃～300℃) 負(300℃～50℃)	～5×10 ¹⁶	200
0.005	22000	n型	正(700℃～300℃) 負(300℃～30℃)	～6×10 ¹⁶	180
0.003	22000	測定不能	観測不能		
0.1	11000	n型	正(700℃～300℃) のみ	～6×10 ¹⁴	1000
0.05	11000	n型	正(700℃～150℃) のみ	～8×10 ¹⁴	800
0.5	1000	判定不能	観測不能		
0.05	1000	n型	正(700℃～80℃) のみ	～3×10 ¹³	2000
0.03	1000	n型	正(700℃～30℃) のみ	～4×10 ¹³	2000
0.005	1000	n型	正(700℃～30℃) のみ	～6×10 ¹³	1500

【実施例2】

【0057】

実施例1と同様な方法において、P以外にSiをSiH₄ガス(SiH₄/H₂)として50ppm添加して、リンドープ層の合成を行い、ダイヤモンドn型半導体を作製した。これとは別に、ダイヤモンド基板近くにSiの固体供給源(Si半導体基板)を置いて、Siの混入を試み、リンドープ層の合成を行い、ダイヤモンドn型半導体を形成した。ここでは、実施例1のようにCO₂ガスの添加は行わなかった。後者(Siを固体によって供給した試料)は、前者(Siをガスによって供給した試料)に比べて、5分の1~10分の1程度Siの含有量が少なかった。

【0058】

ここで、表2は、Siをガスによって供給したときのリンドープ層の合成条件、及び作製したダイヤモンドn型半導体のホール効果を測定した結果を示す。また、表3は、Siを固体によって供給した場合を示す。なお、表3において、上段の2つの試料は特にSiO₂を固体供給した場合を示している。下段の3つの試料はSiを固体供給した場合である。

【0059】

表2の結果からわかるように、Siが混入すると、負の相関を持つ特性を発現する試料形成条件の範囲が広がった。すなわち、実施例1ではフォスフィン濃度が22,000ppm以上の試料でしか負相関を持つ特性が発現しなかったのに対し(表1参照)、本実施例では、表2に示すように20,000ppm以下(表では10,000ppm及び5,000ppm)の試料でも負相関を持つ特性が発現した。

【0060】

負の相関を持つ試料の中で、一番抵抗率の高かった試料は、(CH₄/H₂=0.1%、PH₃/H₂=5,000ppm)の試料で、500Ωcmであった。この条件でのダイヤモンドn型半導体を用いたダイオードや電子放出素子においても、これらの素子特性の温度に対する変化量が少ないという効果が実施例1と同様に得られた。なお、フォスフィン濃度5,000ppmの試料のP濃度は約 2×10^{19} 個/cm³であった。

【0061】

表3からわかるように、SiやSiO₂を固体供給した場合も、表2と同様な傾向の結果が得られた。ガス添加に比べると効率性、制御性に劣るものの、かなりの微量添加が可能であった。

【表 2】

Si同時含有(ガス添加)の合成条件とホール効果測定の結果

メタン濃度 (CH ₄ /H ₂) [%]	フォスフィン 濃度 (PH ₃ /H ₂) [ppm]	n型判定	キャリア濃度の 温度との相関	最小 キャリア 濃度 [cm ⁻³]	室温での 抵抗率 [Ω cm]
0.05	22000	n型	正(700℃~300℃) 負(300℃~100℃)	~4 × 10 ¹⁶	300
0.03	22000	n型	正(700℃~300℃) 負(300℃~100℃)	~4 × 10 ¹⁶	250
1	10000	判定不能	観測不能		
0.5	10000	n型	正(700℃~500℃) のみ	~8 × 10 ¹⁴	1000
0.1	10000	n型	正(700℃~300℃) 負(300℃~150℃)	~4 × 10 ¹⁶	300
0.05	10000	n型	正(700℃~280℃) 負(280℃~80℃)	~5 × 10 ¹⁶	200
0.5	5000	n型	正(700℃~400℃) のみ	~5 × 10 ¹⁴	1500
0.1	5000	n型	正(700℃~300℃) 負(300℃~150℃)	~1 × 10 ¹⁶	500
0.05	5000	n型	正(700℃~250℃) 負(250℃~50℃)	~2 × 10 ¹⁶	300
0.05	1000	n型	正(700℃~200℃) のみ	~3 × 10 ¹³	3000
0.03	1000	n型	正(700℃~200℃) のみ	~2 × 10 ¹³	2500

【表 3】

Si同時含有(固体原料)の合成条件とホール効果測定の結果
(上段 SiO₂、下段 Si原料)

メタン濃度 (CH ₄ /H ₂) [%]	フォスフィン 濃度 (PH ₃ /H ₂) [ppm]	n型判定	キャリア濃度の 温度との相関	最小 キャリア 濃度 [cm ⁻³]	室温での 抵抗率 [Ω cm]
0.05	22000	n型	正(700℃~300℃) 負(350℃~80℃)	~6 × 10 ¹⁶	100
0.05	5000	n型	正(700℃~280℃) 負(280℃~50℃)	~2 × 10 ¹⁶	400
0.05	22000	n型	正(700℃~300℃) 負(300℃~100℃)	~6 × 10 ¹⁶	150
0.05	10000	n型	正(700℃~280℃) 負(280℃~100℃)	~5 × 10 ¹⁶	300
0.05	5000	n型	正(700℃~280℃) 負(280℃~80℃)	~3 × 10 ¹⁶	500

【0062】

以上の実施例からもわかるように、本発明によるダイヤモンド n 型半導体は広い温度範

囲においてキャリア濃度の変化量が小さく、したがってダイオード等の半導体素子や電子放出素子に用いた場合に、素子特性の温度に対する変化量が小さい素子を得ることができる。それゆえ、本発明によるダイヤモンドn型半導体は、発光素子やトランジスタ等に用いても有効である。

【図面の簡単な説明】

【0063】

【図1】 (a) は、本発明によるダイヤモンドn型半導体の一実施形態を示す断面図である。(b) は、本発明によるダイヤモンドn型半導体の他の実施形態を示す断面図である。

【図2】 (a) ~ (c) は、キャリアの染み出し効果について説明するための図である。

【図3】 実施例に係るダイヤモンドn型半導体におけるキャリア濃度の温度依存性を測定した結果を示すグラフである。

【図4】 実施例に係るダイヤモンドn型半導体における抵抗率の温度依存性を測定した結果を示すグラフである。

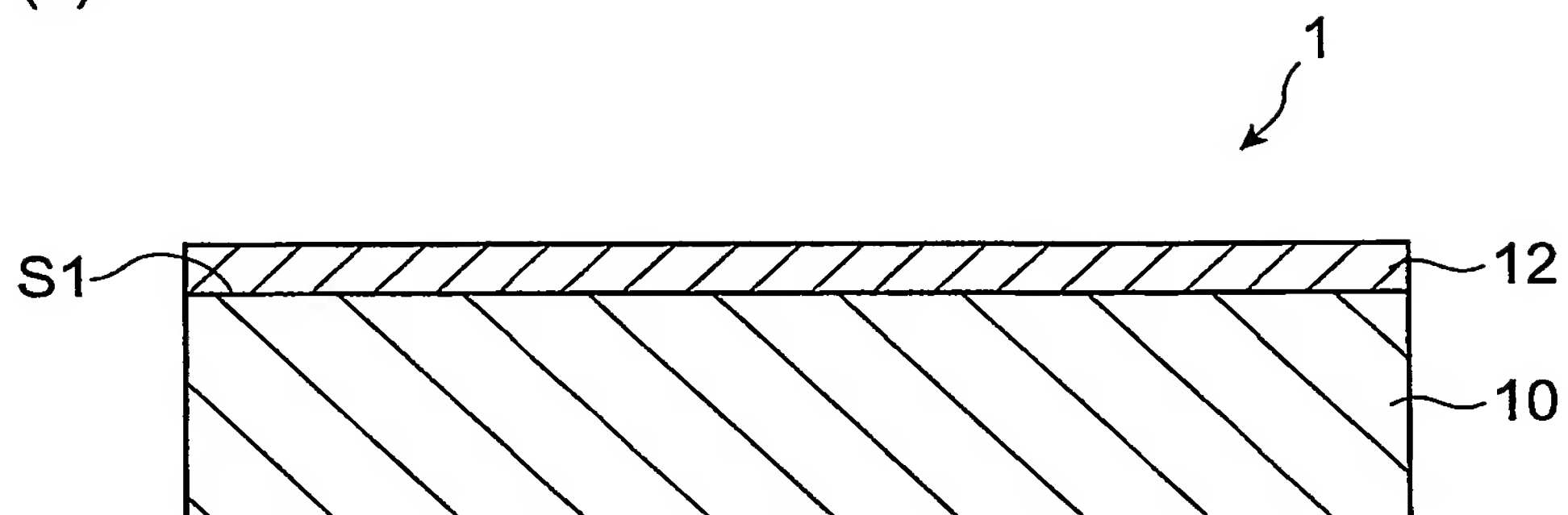
【符号の説明】

【0064】

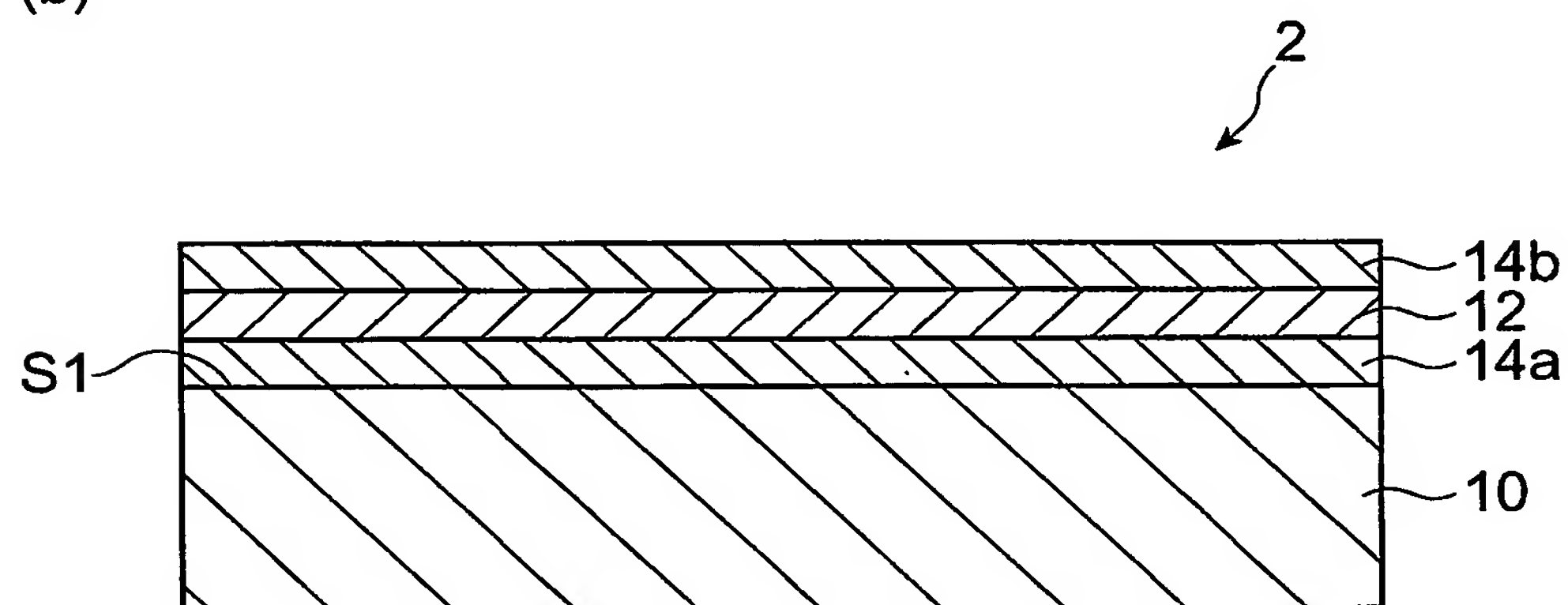
1, 2…ダイヤモンドn型半導体、10…ダイヤモンド基板、12…ダイヤモンド半導体層、14a, 14b…第2のダイヤモンド半導体層。

【書類名】 図面
【図 1】

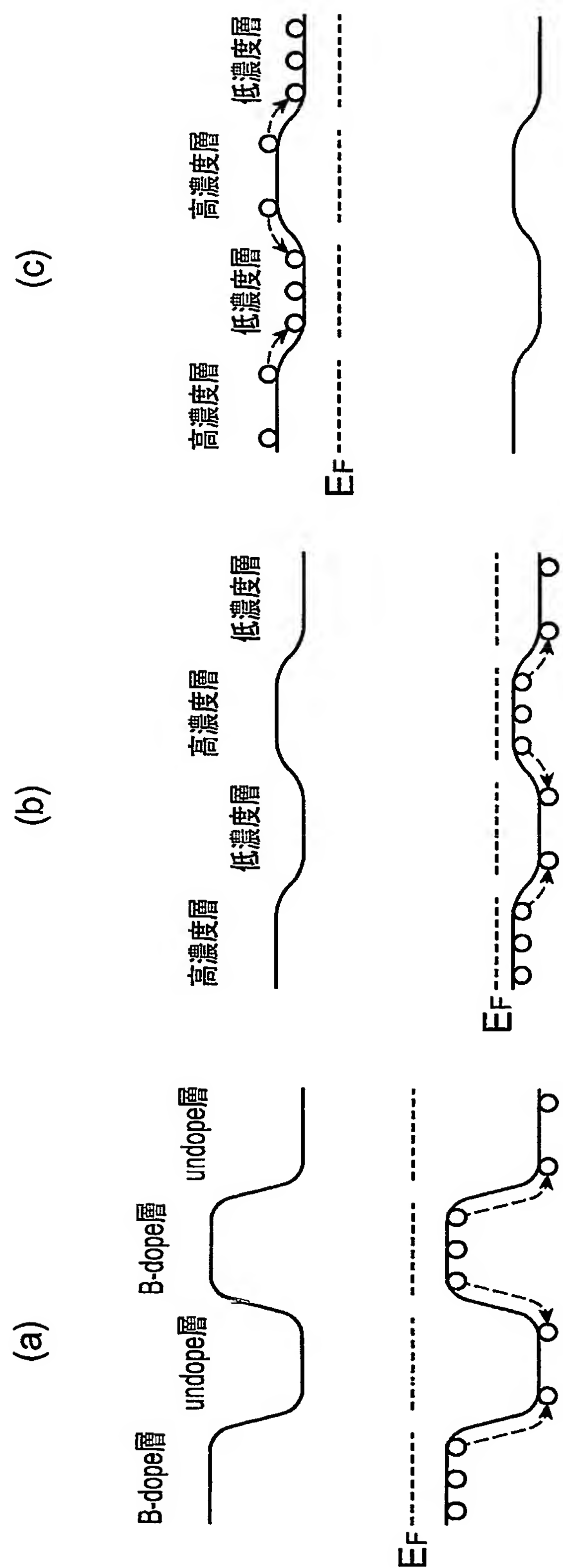
(a)



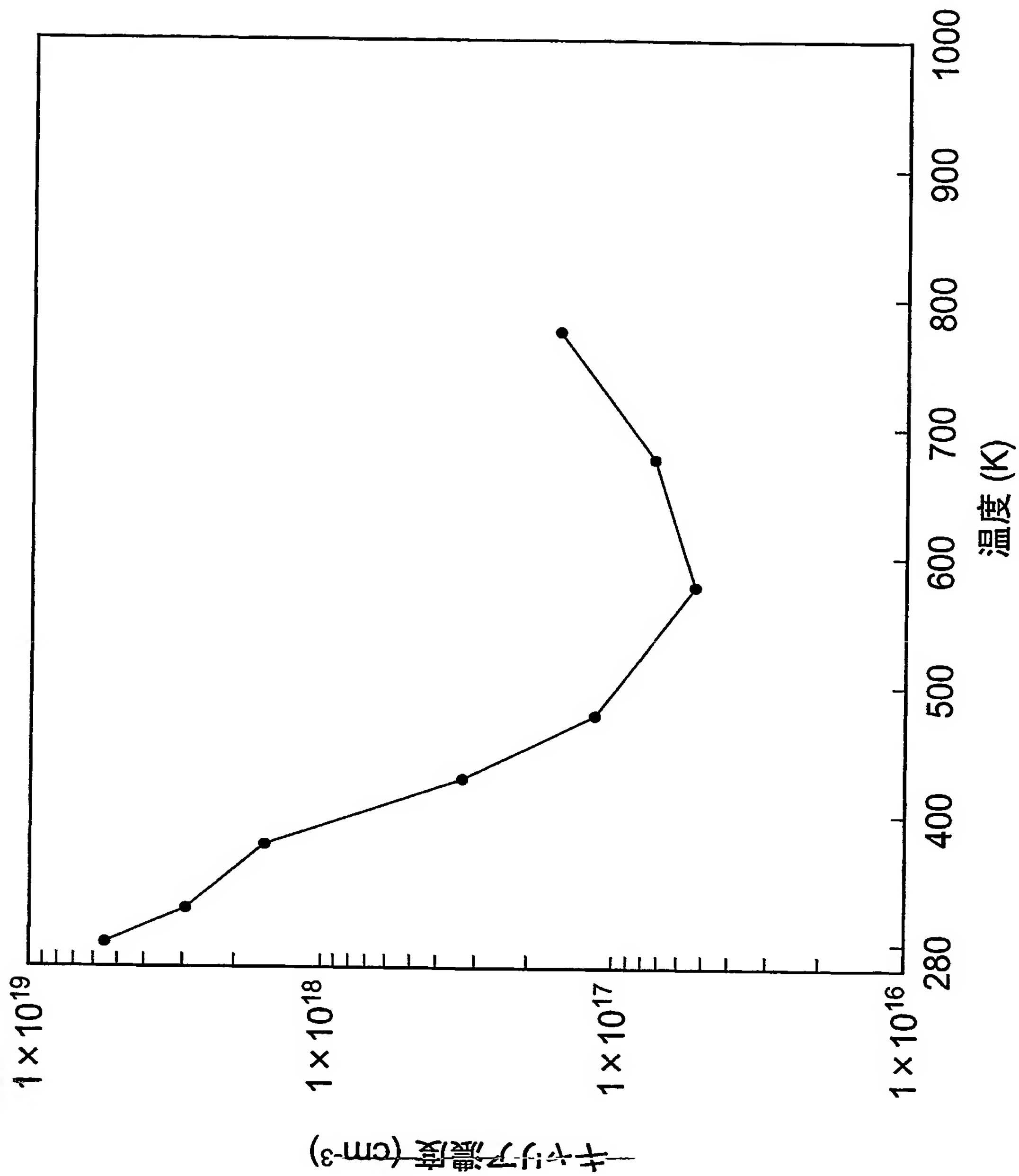
(b)



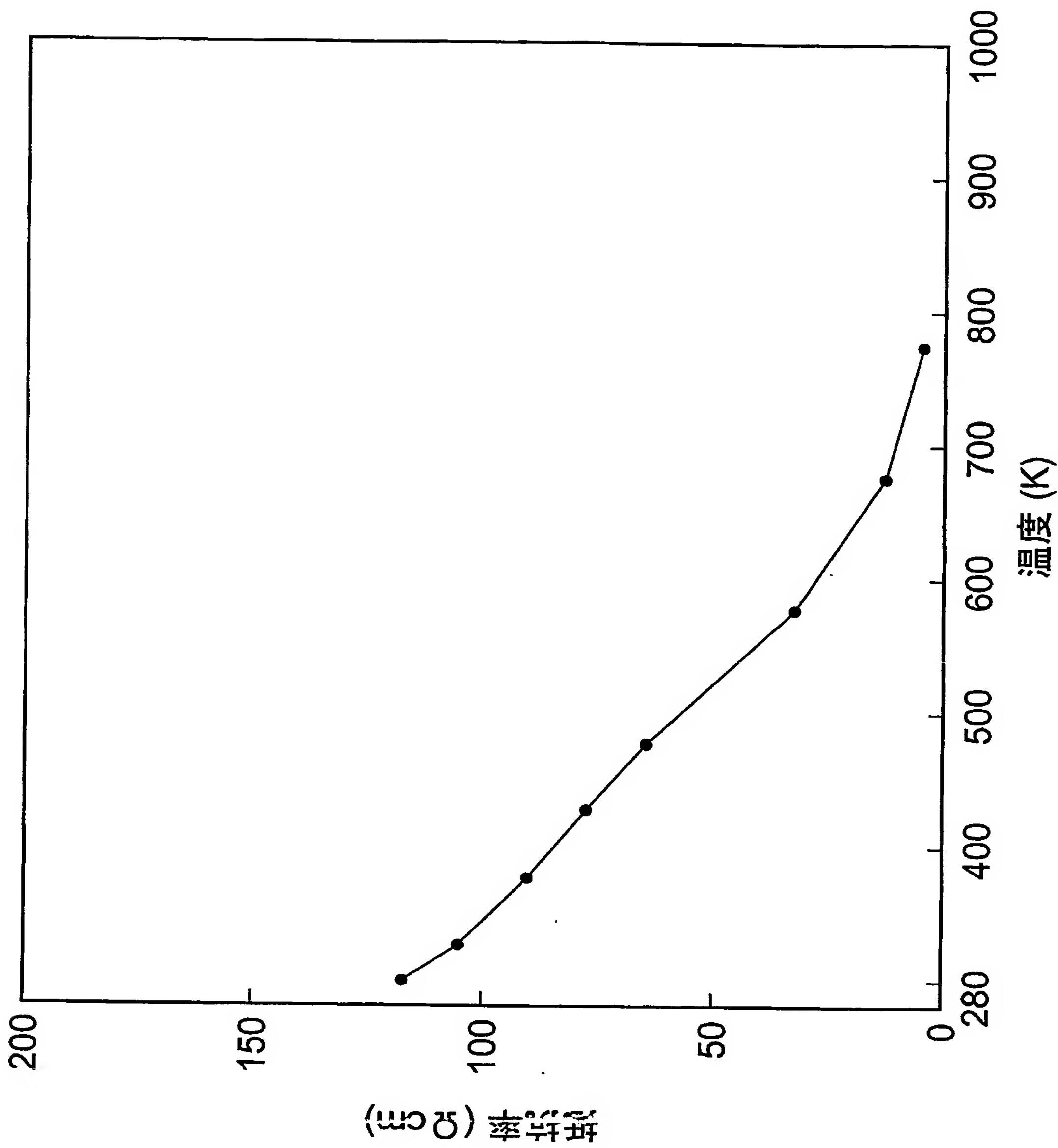
【図 2】



【図 3】



【図 4】



【書類名】 要約書

【要約】

【課題】 広い温度範囲においてキャリア濃度の変化量が十分に低減されたダイヤモンド n 型半導体及びその製造方法、並びにそのダイヤモンド n 型半導体を用いた半導体素子及び電子放出素子を提供する。

【解決手段】 ダイヤモンド n 型半導体 1 は、ダイヤモンド基板 1 0、及びその主面 S 1 上に形成されたダイヤモンド半導体 1 2 を備えている。このダイヤモンド半導体 1 2 は、ダイヤモンド半導体層 1 2 は、n 型判定されるとともに、その n 型判定される温度領域の一部においてキャリア濃度（電子濃度）の温度依存性が負の相関を示す。このような特性をもつダイヤモンド n 型半導体 1 は、例えば、ダイヤモンド基板 1 0 上に、ドナー元素以外の不純物を導入しながら、ドナー元素を多量にドーピングしたダイヤモンド半導体 1 2 を形成することにより得られる。

【選択図】 図 1

特願 2 0 0 3 - 3 9 4 1 8 3

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 2 1 3 0]

1. 変更年月日 1 9 9 0 年 8 月 2 9 日

[変更理由] 新規登録

住 所 大阪府大阪市中央区北浜四丁目 5 番 3 3 号

氏 名 住友電気工業株式会社

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP04/017077

International filing date: 17 November 2004 (17.11.2004)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2003-394183
Filing date: 25 November 2003 (25.11.2003)

Date of receipt at the International Bureau: 20 January 2005 (20.01.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse